

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-053447

(43)Date of publication of application : 23.02.2001

(51)Int.Cl.

H05K 3/46
H05K 1/18

(21)Application number : 11-221976

(71)Applicant : IWAKI DENSHI KK

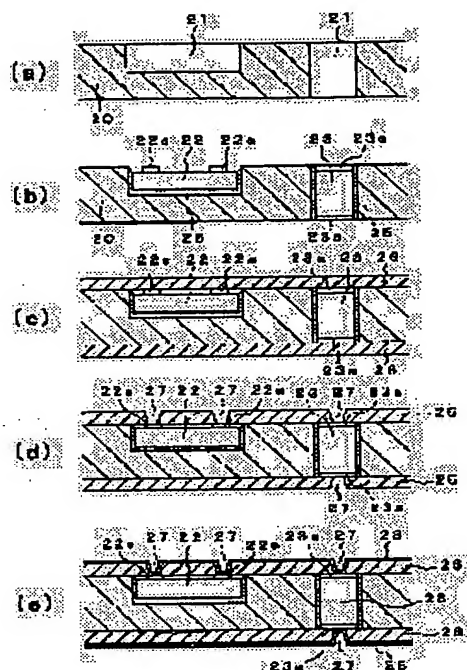
(22)Date of filing : 05.08.1999

(72)Inventor : YAMAMOTO HIROYASU
EJIRI NAOSHIGE

(54) MULTILAYER WIRING BOARD WITH BUILT-IN PART AND MANUFACTURING METHOD THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To realize a multilayer with built-in parts which does not depend on soldering.
SOLUTION: Circuit parts 22 and 23 are embedded in an inner layer 20, and an insulating layer 26 is formed on terminal faces 22a and 23a of the circuit parts 22 and 23. A connecting hole 27 is perforated in the insulating layer 26 so that the terminal faces 22a and 23a of the circuit parts 22 and 23 can be exposed, and the connection with the circuit parts can be operated in a batch by the through-hole formation with the connecting hole 27 and etching processing. This system is made executable as a series of works in the conventional manufacturing process of a multilayer wiring board so that the process can be simplified, and it is not necessary to use solder being an environmental load substance for inter-part or interlayer connection so that this multilayer wiring board can be made suitable even for an environment.



LEGAL STATUS

[Date of request for examination] 29.08.2000

[Date of sending the examiner's decision of rejection] 16.10.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-53447

(P2001-53447A)

(43) 公開日 平成13年2月23日 (2001.2.23)

(51) Int.Cl.

H 0 5 K 3/46

1/18

識別記号

F I

H 0 5 K 3/46

1/18

テーマコード(参考)

Q 5 E 3 3 6

N 5 E 3 4 6

R

P

審査請求 有 請求項の数 2 O L (全 6 頁)

(21) 出願番号

特願平11-221976

(22) 出願日

平成11年8月5日 (1999.8.5)

(71) 出願人 390022792

いわき電子株式会社

東京都港区新橋5丁目36番11号

(72) 発明者 山本 博康

東京都港区新橋5丁目36番11号 いわき電子株式会社内

(72) 発明者 江尻 直繁

東京都港区新橋5丁目36番11号 いわき電子株式会社内

(74) 代理人 100067046

弁理士 尾股 行雄

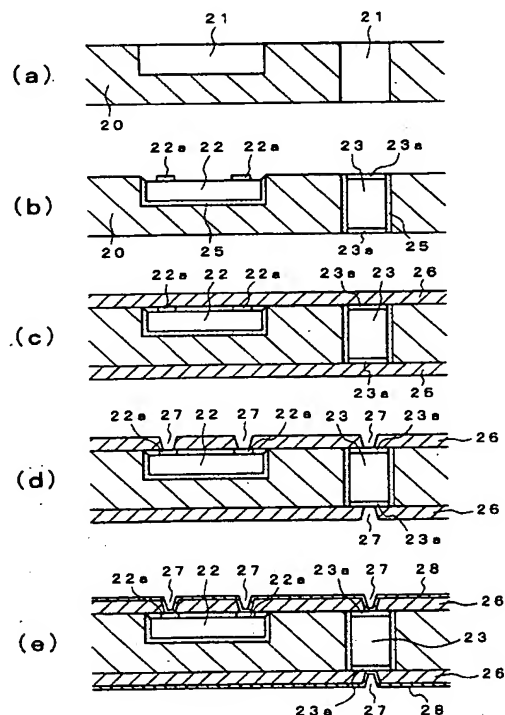
最終頁に続く

(54) 【発明の名称】 部品内蔵型多層配線基板およびその製造方法

(57) 【要約】

【課題】 半田付けに頼らない部品内蔵型多層配線基板を実現する。

【解決手段】 内層20に回路部品22、23を埋め込み、当該回路部品22、23の端子面22a、23a上に絶縁層26を形成する。当該絶縁層26に接続孔27を穿設して前記回路部品22、23の端子面22a、23aを露出させ、前記接続孔27によるスルーホール形成とエッチング処理により前記回路部品への接続を一括で行う。本方式は従来の多層配線基板の製造工程の中で一連の作業として実施可能であるから、工程を簡略化できると共に、部品間や層間の接続に環境負荷物質である半田を使用しなくて済むことから環境問題に対しても好適である。



【特許請求の範囲】

【請求項 1】 内層に複数の回路部品が埋め込まれて成る多層配線基板において、前記回路部品への接続がメッキにて行われて成ることを特徴とする部品内蔵型多層配線基板。

【請求項 2】 内層に複数の回路部品を埋め込み、当該回路部品の端子面上に絶縁層を形成し、当該絶縁層に接続孔を穿設して前記回路部品の端子面を露出させ、前記接続孔によるスルーホール形成とエッチング処理により前記回路部品への接続を一括して行うことを特徴とする部品内蔵型多層配線基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、内層に小型回路部品を埋め込んで成る部品内蔵型多層配線基板およびその製造方法に関するものである。

【0002】

【従来の技術】近年、電子機器の小型・軽量化と共に高速化、高多機能化傾向が一段と高まってきており、プリント配線基板においては信頼性の高い高密度実装技術の追求が進められている。このような傾向の中で、単層基板や多層基板を使用し、その表裏面にディスクリート部品やチップ部品等を実装していた従来の表面実装技術に代って 3 層以上の多層配線基板を使用し、内層にチップ型のコンデンサ、抵抗、IC 等のベアチップを埋め込むようにした三次元実装・配線技術が注目されるようになってきた。係る多層配線基板の製造技術により部品実装密度は飛躍的に向上し、これによる配線距離の短縮化も手伝って高密度実装化と共に高速化、高信頼性化が実現されるようになった。

【0003】係る部品内蔵型の多層配線基板技術として、例えば、特開平 6-120671 号公報が開示されている。この技術は内層にチップ部品を埋め込み、層間導通および内蔵部品間の接続をそれぞれ融点の異なる半田材を使用して数工程に分けて行うものである。

【0004】

【発明が解決しようとする課題】しかしながら、上記開示技術は、半田接続箇所に応じて数回の半田付け工程を要すること、溶融温度を安定に維持するための半田素材の品質管理が必要なこと等の理由から配線基板の製造工程が複雑化するといった欠点を有していた。また、近年、半田材料は環境負荷物質として基板製造工程における環境汚染や作業員への有害性が指摘されるようになってきている。

【0005】本発明は、上記従来の問題点に鑑みて成されたもので、内蔵部品への接続をスルーホール形成とエッチング処理により行うようにして、配線基板の製造工程を簡略化すると共に、半田の使用を極力無くすようにした部品内蔵型多層配線基板およびその製造方法を提供す

ることを目的としている。

【0006】

【課題を解決するための手段】すなわち、請求項 1 に記載の部品内蔵型多層配線基板では、内層に複数の回路部品を埋め込んで成る多層配線基板において、前記回路部品への接続がメッキにて行われることを特徴とするものである。

【0007】これにより、部品の高密度実装化が可能となると共に、層間或いは内蔵部品の接続手段に環境負荷物質である半田を使用しなくて済むことから、製造工程における環境汚染等の問題に対して極めて好適である。

【0008】また、請求項 2 に記載の部品内蔵型多層配線基板の製造方法では、内層に複数の回路部品を埋め込み、当該回路部品の端子面上に絶縁層を形成し、当該絶縁層に接続孔を穿設して前記回路部品の端子面を露出させ、前記接続孔によるスルーホール形成とエッチング処理により前記回路部品への接続を一括して行うことを特徴とするものである。

【0009】本方式では、従来の多層配線基板の製造工程の中で一連の作業として実施可能であり、よって、従来の配線基板の製造設備、治工具、製造技術等をそのまま活用できるものである。

【0010】

【発明の実施の形態】以下、図面に基いて本発明の第 1 実施形態を説明する。図 1 は本発明の第 1 実施形態に係る部品内蔵型多層配線基板の製造工程図、図 2 はその製造工程における内層板の断面図である。

【0011】本発明の第 1 実施形態は、図 6 に示す従来工法による多層配線基板（例えば、4 層構成で、内層に部品を内蔵しない基板）の製造工程の中で一連の作業として実施するものであって、図 1 中の太線枠で示す内層板の形成工程が従来のビルドアップ工法による内層パターン形成工程（図 6 の工程 a ~ c に示す内層パターン形成 - エッチング - 内層表面処理）と相違するところであって、内層板と外層板の積層接着工程や外層パターン形成工程等それ以降の工程は全て同じである。

【0012】以下、図 1 および図 2 に基づき前記した内層板の形成工程を説明する。尚、本実施形態に係る多層配線基板は外層用の片面基板（1 層と 4 層）と内層板 20（2 層と 3 層）とによる 4 層構造とした。

【0013】先ず、図 1 の工程 a で、内層板 20（コア材 20）に各々チップ型の回路部品を収容するための部品埋込用穴 21 の加工を行う（図 2 a 参照）。コア材 20 としては、外層用の銅張積層板や樹脂付き銅箔等による配線基板材と同程度の熱膨張率を有する物を使用することにより、積層工程における基板の反りが防止できる。

【0014】次に、図 1 の工程 b で、前記部品埋込用穴 21 に、例えば、IC チップ 22 やチップ型コンデンサ 23 等を埋め込み、隙間に樹脂を充填して接着・固定す

る(図2b参照)。ここで、ICチップ22は横実装型であるから部品埋込用穴21は凹溝形状であり、チップ型コンデンサ23は縦実装型であるから部品埋込用穴21は貫通孔とされている。

【0015】次に、図1の工程cで、回路部品が埋め込まれた内層板20の上下両面に絶縁層(絶縁膜)を印刷・焼き付けして絶縁層26を形成する(図2c参照)。

【0016】次に、図1の工程dで、前記ICチップ22の端子面22aとチップ型コンデンサチップ23の端子面23aに対応する絶縁層26に接続孔27(スルホール用穴27)を穿設し、その部分の絶縁層26を除去することにより各々回路部品22、23の端子面22a、23aを露出状態にする(図2d参照)。

【0017】上記孔明け加工は、高精度が要求されるものにあつては、通常レーザ光を照射して行われるが、薬品により絶縁層26を溶解することにより行うことも可能である。勿論、従来のようにドリルを用いた穿設も可能である。

【0018】次に、図1の工程eで、部品端子面上の残留物(プリブreg残片)を除去し、従来のビルドアップ工法により接続孔27の内壁、露出した端子面22a、23a、および上下絶縁層26の表面等にメッキを施す。メッキ処理後、エッチングにより所定の導体パターン28(即ち、内層パターン28)を形成する。この内層パターン28によって各回路部品22、23への導通接続が行われるものである(図2e参照)。

【0019】以降、図1の工程fで、外層用の片面銅張板(又は樹脂付き銅箔)と前記工程a～eで形成された部品内蔵の内層板20とを、間にプリブregを介在して積層・接着し、従来工法により外層パターンを形成した後、レジスト印刷、シルク印刷等の工程を経て本発明の第1実施形態による部品内蔵型多層配線基板が完成する。尚、この工程の断面図は省略した。

【0020】次に、図3および図4に基づいて本発明の第2実施形態を説明する。

【0021】図3は本発明の第2実施形態に係る部品内蔵型多層配線基板の製造工程図、図4はその製造工程を示す断面図である。

【0022】前記した第1実施形態が内層板20に内層パターン28を形成して内蔵部品への接続を行う構成であるのに対し、第2実施形態は内蔵部品への接続を従来工法にて外層基板上に形成した外層パターンにより行うものである。従って、内層板20には回路部品22～24が埋め込まれるだけで前記第1実施形態の中で説明した内層パターン(28)の形成は行われない。即ち、本第2実施形態の場合は図3中の太線枠で示す部分が従来工法に付加される新たな作業工程である。

【0023】以下、図3および図4により部品内蔵型多層配線基板の製造方法を説明する。尚、本実施形態に係る多層配線基板は、外層用の両面基板10(1層と2

層)と両面基板30(3層と4層)、および、内層板20(コア材)とによる4層構造とした。

【0024】先ず、図3の工程a、bでは、前記第1実施形態と同様にして内層板20に部品埋込用穴21の加工を行う。そして、この部品埋込用穴21に、例えば、ICチップ22、チップ型コンデンサ23、およびチップ型抵抗24等の小型チップ部品を埋め込み、樹脂にて接着・固定する。(図4a、図4b参照)

【0025】一方、前記した外層用の両面基板10および両面基板30(外層配線板)には、図3中、二重枠で示す従来工法(両面基板パターン形成→孔あけ→両面基板エッチング)により、図4cに示す外層パターン11、31が形成される。この際、外層パターンの11、31には回路部品22～24の端子面22a～24aに対応する位置にスルホール用ランド12、32が形成されている。

【0026】次に、図3の工程cで、外層パターン11、31が形成された外層配線板10、30と前記内層板20とを、間にプリブreg40(或いは、薄い樹脂フィルム等を使用しても良い)を介在して積層・接着する(図4c参照)。

【0027】次に、図3の工程dで、前記スルホール用ランド12、32に接続用孔13、33(即ち、スルホール孔13、33)を穿設してプリブreg40を除去し、各回路部品22～24の端子面22a～24aを露出させる。この際の孔あけ加工は、第1実施形態の場合と同様であり、レーザ光や薬品、あるいはドリルを使用して行う。

【0028】次いで、図3の工程fで接続用孔13、33の内壁と露出した端子面にメッキを施し、前工程で形成された上外層パターン11および下外層パターン31を介して内蔵部品22～24への接続を完了する(図4d参照)。尚、図3の工程eに示す「孔あけ工程」は、図4には図示していないが1～4層間を接続するための接続用スルホール孔である。

【0029】以降、レジスト印刷、シルク印刷等の工程を経て本発明の第2実施形態による部品内蔵型多層配線基板が完成する。図5は完成した部品内蔵型多層基板1の内部構造を示す断面図であり、図中の符号10および30は外層配線板、符号20はICチップ22、チップ型コンデンサ23、チップ型抵抗24等の小型チップ部品が内蔵された内層板である。また、外層配線板10の表面に複数の外付けIC部品2が実装されている。

【0030】このように、本実施形態によれば、多層配線基板の内層に複数の回路部品を埋め込み、これらの内蔵部品を従来の多層配線板の製造工程で成されるメッキ処理にて一括して接続することにより、近年の超高密度実装傾向に対応可能な部品内蔵型多層配線基板を作製することができる。

【0031】係る工法は、従来の多層配線基板の製造設

備や治工具、或いは製造技術等をそのまま活用することができるため、従来の半田接続による部品内蔵型多層配線板のような煩雑な製造工程を経ず単純な工程で信頼性の高い高密度実装を実現できるものである。また、内蔵部品の接続や層間接続に半田材を使用しないから、製造工程における環境汚染の問題等も解消できるものである。

【0032】また、本実施形態では4層構造による基本的な多層配線基板について説明したがこれに限定されるものではなく、同様な作業の繰り返しにより4層以上の高多層板も勿論適用可能である。

【0033】

【発明の効果】以上説明したように、請求項1に記載の本発明によれば、内層に複数の回路部品が埋め込まれて成る多層配線基板において、前記回路部品への接続をメッキにて行うようにしたので、高密度実装が可能な部品内蔵型多層配線基板の製造工程において、各層間や内蔵部品間の接続に環境負荷物質である半田を使用しなくて良いから、近年問題の環境汚染や作業者への有害性指摘に対しても極めて好適である。

【0034】また、請求項2に記載の本発明によれば、多層配線基板の内層に回路部品を埋め込み、当該回路部品の端子面上に絶縁層を形成し、当該絶縁層に接続孔を穿設して前記回路部品の端子面を露出させ、前記接続孔によるスルーホール形成とエッチング処理により前記回路部品への接続を一括して行うようにしたので、上記同

様の効果が奏せられる他、本工程は従来の多層配線基板の製造工程の中で一連の作業として実施することができるため、従来技術による部品内蔵型多層配線板のような煩雑な製造工程を経ずに単純な工程で高密度実装を実現することができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る部品内蔵型多層配線基板の製造工程図である。

【図2】同、部品内蔵型多層配線基板の製造工程を示す内層板の断面図である。

【図3】本発明の第2実施形態に係る部品内蔵型多層配線基板の製造工程図である。

【図4】同、部品内蔵型多層配線基板の製造工程を示す断面図である。

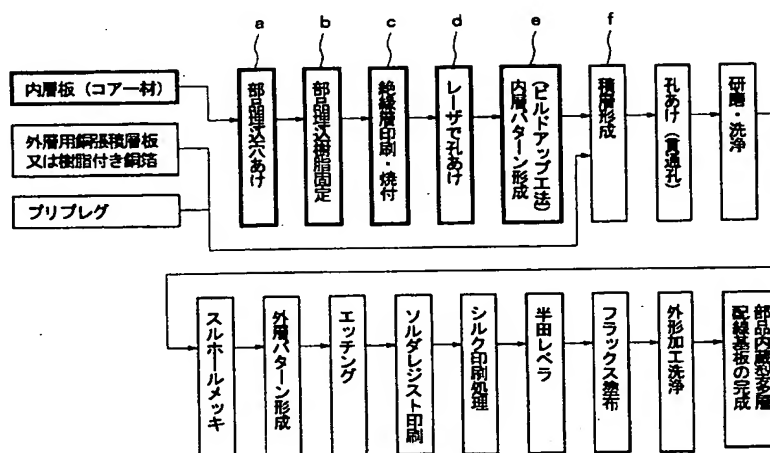
【図5】本発明に係る部品内蔵型多層配線基板の断面図である。

【図6】従来の多層配線基板の製造工程図である。

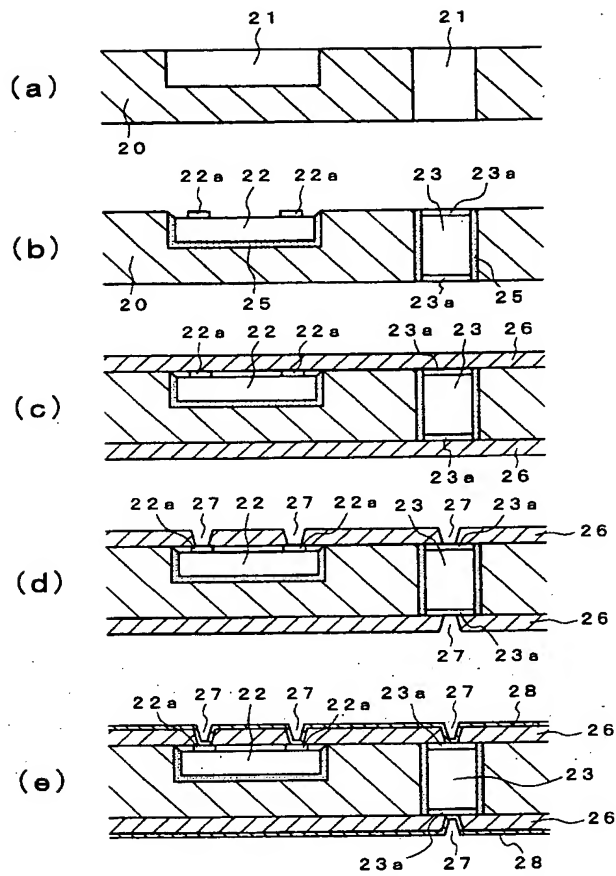
【符号の説明】

1	部品内蔵型多層配線基板
13, 27, 33	接続孔（スルーホール用孔）
20	内層（内層板）
22～24	回路部品
22a～24a	回路部品の端子
26	絶縁層または絶縁膜
40	絶縁層（プリプレグ）

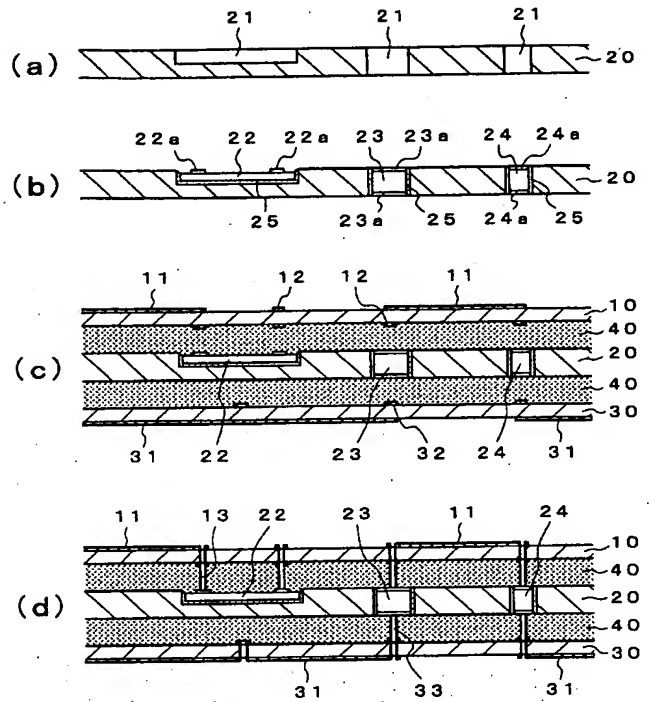
【図1】



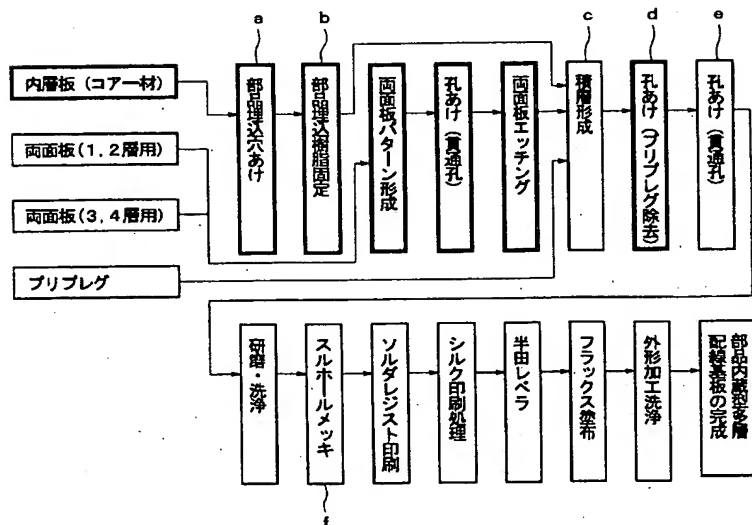
【図2】



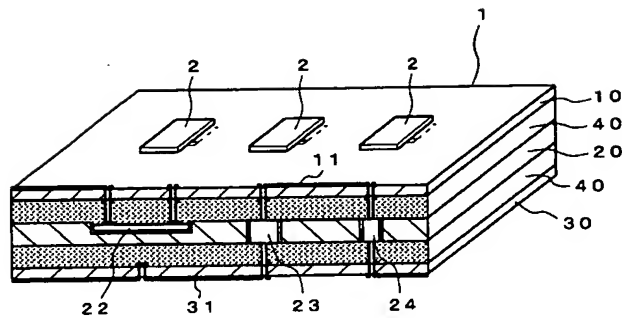
【図4】



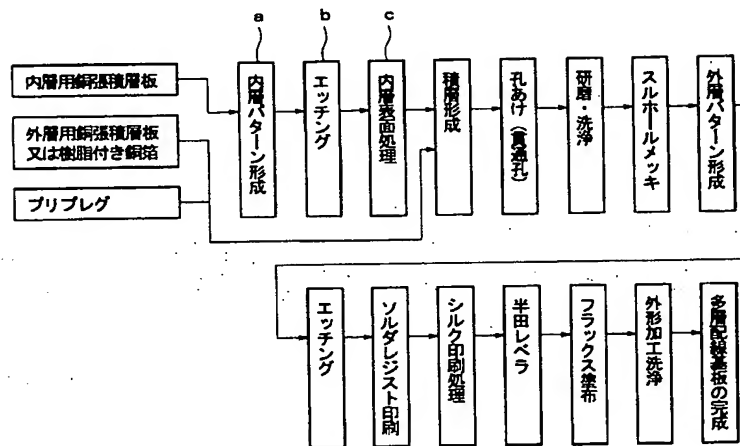
【図3】



【図5】



【図6】



フロントページの続き

Fターム(参考) 5E336 AA07 AA08 BB03 BC02 BC25
CC15 CC32
5E346 AA02 AA12 AA15 AA43 BB01
BB16 BB20 EE02 EE06 EE07
EE09 FF45 GG15 GG17 GG22
GG28 HH32 HH40